

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

SEMICONDUCTOR DEVICE WITH HIGH FREQUENCY AND OUTPUT

PUB. NO.: 59-031042 [JP 59031042 A]
PUBLISHED: February 18, 1984 (19840218)
INVENTOR(s): KOYAMA MASAHARU
APPLICANT(s): MITSUBISHI ELECTRIC CORP [000601] (A Japanese Company or Corporation), JP (Japan)
APPL NO.: 57-141457 [JP 82141457]
FILED: August 12, 1982 (19820812)
INTL CLASS: [3] H01L-023/12; H01L-021/60
JAPIO CLASS: 42.2 (ELECTRONICS — Solid State Components)
JOURNAL: Section: E, Section No. 248, Vol. 08, No. 119, Pg. 1, June 05, 1984 (19840605)

ABSTRACT

PURPOSE: To eliminate a complicated wire bonding process by a method wherein an insulating patch is placed on the upper side of an insulating substrate while each pad corresponding to each metallic bump and each electrode are connected with one another by means of flip-chip-bonding. CONSTITUTION: Within a conductor layer 16, the metallic bumps 18a, 18b are respectively bonded on the positions corresponding to a base bonding pad 13 and a base electrode 3 while within another conductor layer 17, the metallic bumps 18c, 18d and 18e are respectively bonded on the positions corresponding to an emitter bonding pad 14 and the both side emitter electrodes 11. An insulating patch 15 is placed on the upper side of an insulating substrate 1 while each pad corresponding to each metallic bump and each electrode are connected with one another by means of flip-chip-bonding.

使用後返却願います

⑨ 日本国特許庁 (JP)

⑪ 特許出願公開

⑩ 公開特許公報 (A)

昭59-31042

⑫ Int. Cl.³
H 01 L 23/12
21/60

識別記号

庁内整理番号
7357-5F
6819-5F

⑬ 公開 昭和59年(1984)2月18日

発明の数 1
審査請求 未請求

(全 3 頁)

⑭ 高周波高出力半導体装置

機株式会社北伊丹製作所内

⑮ 特 願 昭57-141457

⑯ 出 願 人 三菱電機株式会社

⑰ 出 願 昭57(1982)8月12日

東京都千代田区丸の内2丁目2

⑱ 発 明 者 小山正治

番3号

伊丹市瑞原4丁目1番地三菱電

⑲ 代 理 人 弁理士 葛野信一 外1名

○ 半導体チップは基板上に②層
○ = は他層に形成した金属
①は70°(±5) 74.4° 76.7° ボンディング

○ 問題は解決できる。

明 細 書

1. 発明の名称

高周波高出力半導体装置

2. 特許請求の範囲

絶縁基板上に設けられた複数の電極と、これらの電極のうち所定の電極上に固着され、上面に複数のボンディングパッド部が形成された半導体チップと、上記絶縁基板に対し上方側に固められる絶縁基板と、この絶縁基板の下面に形成された複数の接合導体層と、上記半導体チップの各パッド部及び上記各電極にそれぞれ対応し、上記各接合導体層に固着された複数の金属パンプとを備え、上記絶縁基板を上記絶縁基板の上方側に固め、上記各金属パンプにより上記対応する各パッド部と各電極とをフリックチップボンディングで接続したことを特徴とする高周波高出力半導体装置。

3. 発明の詳細な説明

この発明は、半導体チップと各電極とをボンディング接続した、高周波高出力半導体装置に関する。

この種の半導体装置を高周波高出力トランジスタの場合について説明する。

従来の高周波高出力トランジスタは、図1図に要部を斜視図で示すようになっていた。絶縁基板(1)上にはメタライズによりコレクタ電極(2)、ベース電極(3)及び両側のエミッタ電極(4)が形成されている。これら各電極にはリード(2a)、(3a)及び(4a)がそれぞれはんだ接合されて出されている。両側のエミッタ電極(4)は、コレクタ電極(2)上にすき間をあけてまたがつた接合片(4b)によりはんだ接続されている。コレクタ電極(2)上にはトランジスタチップ(5)が固着され、このチップ(5)上のベースボンディングパッド部(6)とベース電極(3)、エミッタボンディングパッド部(7)とエミッタ電極(4)を金属あるいはアルミ銀からなる金属細線(8)でそれぞれワイヤボンディングしている。

上記従来の高周波トランジスタでは、高周波になるにしたがい、高周波特性を劣化させる寄生容量を減少させるため、チップ(5)上のボンディングパッドはますます小さくなり、このため、金属細

線(8)は細くなつていく。また、高出力となるにしたがい、電流容量の増大に応じ金属細線(8)数は幾何級数的に増加し、ワイヤボンディング工程が複雑で面倒になる。また、線数が増加するにしたがい、各金属細線(8)を均一に接続することが、極めて困難になり、このため、高周波特性を悪害することが多くなつていく。

この発明は、絶縁基板上の半導体チップと各電極間との接続を、絶縁基板の下面に形成した接続導体層に固着した複数の金属パンプによる、フリップチップボンディングにより接続し、高周波高出力であつても、従来のような煩雑なワイヤボンディング工程を要せず、接続が簡単になり、各電極までのリードインダクタンスを減少でき、高周波特性が向上される高周波高出力半導体装置を提供することを目的としている。

第2図はこの発明の一実施例による高周波高出力トランジスタの斜視図で、図ではフリップチップボンディングのための絶縁基板は上方に外し下面を手前にして示している。ペリリア磁器など熱

(3)

が設けられた絶縁基板(1)の上方側に当て、各金属パンプにより対応する各パッド部及び各電極とフリップチップボンディングする。こうして、チップ(1)のパッド部(11)とベース電極(3)が電気接続され、パッド部(11)と1対のエミッタ電極(12)が電気接続される。

第2図では簡単のため、パッド部及び各電極をボンディングする各パンプはそれぞれ1個宛としたが、実際には各パンプ複数個宛が配設されていく各並列接続している。

なお、上記絶縁基板時に形成した接続導体層(10)を、接続用だけでなく、簡単な整合回路として構成すれば、さらに利得の向上及び広帯域化をも実現することができ、入出力インピーダンスを、高周波における信号源及び負荷インピーダンスである50Ωにまで高めることも可能である。

また、上記実施例では、高周波高出力半導体装置として、高周波高出力トランジスタに適用した場合を示したが、これに限らず他の種の高周波高出力の半導体装置にも適用できるものである。

伝導性の良い絶縁基板(1)の上面にメタライズによるコレクタ電極(2)が設けられ、また、ベース電極(3)及び両側1対のエミッタ電極(12)が形成されている。(11a)はエミッタ電極(12)にそれぞれはんだ接合されたリード、(12)はコレクタ電極(2)上に固着されたトランジスタチップで、上面にベースボンディングパッド部(13)とエミッタボンディングパッド部(14)とが形成されている。

次に(10)はアルミナ、あるいはガラスなど絶縁材からなる絶縁基板で、絶縁基板(1)上のチップ時及び各電極部に上方から当てられる。この絶縁基板時の下面には、メタライズなどにより接続導体層(10)が形成されている。導体層時には、ベースボンディングパッド部(13)に対応する位置に金属パンプ(18a)を、ベース電極(3)に対応する位置に金属パンプ(18b)を固着してある。また、導体層時には、エミッタボンディングパッド部(14)に対応する位置に金属パンプ(18c)を、両側の各エミッタ電極(12)に対応する位置に金属パンプ(18d)及び(18e)をそれぞれ固着してある。このように下面に各金属パンプ

(4)

以上のように、この発明によれば、絶縁基板の下面に形成した接続導体層に、半導体チップの各パッド部と各電極とにそれぞれ対応する複数の金属パンプを固着し、この各金属パンプにより、絶縁基板上の半導体チップと各電極とをフリップチップボンディングにより接続したので、高周波高出力であつても、従来のような煩雑なワイヤボンディング工程を要せず、電極までのリードインダクタンスを減少することができ、高周波特性が向上される。また、従来のように高出力に伴う微細化した多数本の金属細線の使用による断線事故がなくなり、信頼性が向上される。

4. 図面の簡単な説明

第1図は従来の高周波高出力トランジスタの要部を示す斜視図、第2図はこの発明の一実施例による高周波高出力トランジスタの要部を、絶縁基板は外して下面を現して示す斜視図である。

1…絶縁基板、2…コレクタ電極、3…ベース電極、11…エミッタ電極、12…トランジスタチップ、13…ベースボンディングパッド部、14…

